

PATENT ABSTRACTS OF JAPAN

(11)Publication number : 06-164316

(43)Date of publication of application : 10.06.1994

(51)Int.Cl.

H03H 15/00
H03H 17/00
H03H 17/02
H03M 13/12
H04B 3/06

(21)Application number : 04-335613

(71)Applicant : MURATA MACH LTD

(22)Date of filing : 20.11.1992

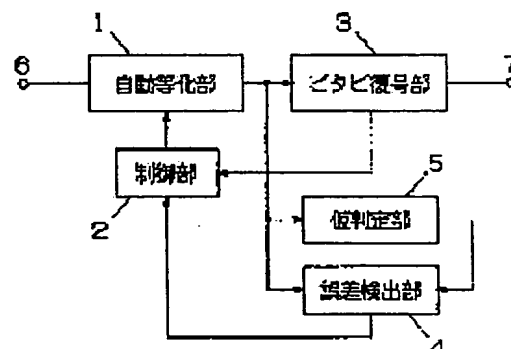
(72)Inventor : SOMIYA KAZUO

(54) AUTOMATIC EQUALIZER

(57)Abstract:

PURPOSE: To provide an automatic equalizer capable of realizing stable equalization characteristics by controlling the fluctuation width of a variable multiplication coefficient corresponding to the conditions of errors.

CONSTITUTION: The output of an automatic equalizing part 1 is decoded at a viterbi decoding part 3 and at the viterbi decoding part 3, a judged signal point is outputted to an output terminal 7 and at the same time, a pass metric value is outputted to a control part 2. Then, a temporary judging part 5 judges a point close to a reception point which is the output signal of the automatic equalizing part 1 as the signal point to be supplied to an error detection part 4 and at the error detection part 4, the differential signal of the reception point and the signal point is obtained to be inputted to the control part 2 and the variable multiplication coefficient of the automatic equalizing part 1 is controlled. The fluctuation of the variable multiplication coefficient by the differential signal is made larger when the pass metric value from the viterbi decoding part 4 is large and is made smaller when the pass metric value is small.



LEGAL STATUS

[Date of request for examination]

16.04.1998

[Date of sending the examiner's decision of rejection]

[Kind of final disposal of application other than the examiner's decision of rejection or application converted registration]

[Date of final disposal for application]

[Patent number]

3141591

[Date of registration]

22.12.2000

[Number of appeal against examiner's decision of rejection]

[Date of requesting appeal against examiner's decision of rejection]

[Date of extinction of right]

BEST AVAILABLE COPY

Copyright (C); 1998,2000 Japan Patent Office

(19)日本国特許庁 (J P)

(12) 公開特許公報 (A)

(11)特許出願公開番号

特開平6-164316

(43)公開日 平成6年(1994)6月10日

(51)Int.Cl. ⁵	識別記号	庁内整理番号	F I	技術表示箇所
H 0 3 H 15/00		7037-5 J		
17/00	A	7037-5 J		
17/02	L	7037-5 J		
H 0 3 M 13/12		8730-5 J		
H 0 4 B 3/06	A	8226-5 K		

審査請求 未請求 請求項の数1(全 5 頁)

(21)出願番号 特願平4-335613

(22)出願日 平成4年(1992)11月20日

(71)出願人 000006297

村田機械株式会社

京都府京都市南区吉祥院南落合町3番地

(72)発明者 宗宮 和男

京都府京都市伏見区竹田向代町136番地

村田機械株式会社本社工場内

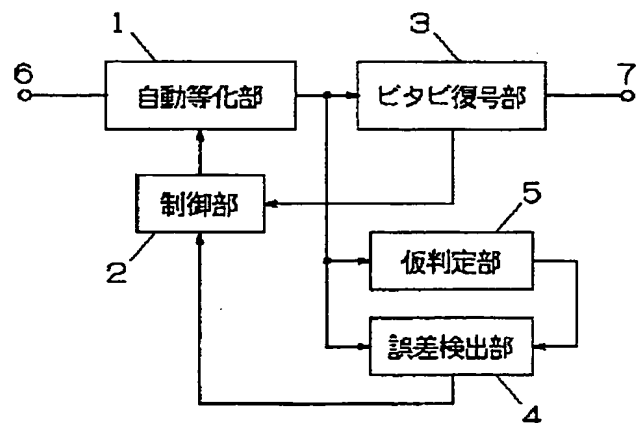
(74)代理人 弁理士 石井 康夫 (外1名)

(54)【発明の名称】 自動等化器

(57)【要約】

【目的】 誤差の状況によって可変乗算係数の変化幅を制御することによって、安定した等化特性を実現できる自動等化器を提供する。

【構成】 自動等化部1の出力は、ビタビ復号部3で復号される。ビタビ復号部3では、判定した信号点を出力端子7に出力するとともに、パスメトリック値を制御部2に出力する。仮判定部5は、自動等化部1の出力信号である受信点の至近の点を信号点として判定し、これを誤差検出部4に与える。誤差検出部4では、受信点と信号点との誤差信号を導出して、制御部2に inputs し、自動等化部1の可変乗算係数を制御する。誤差信号による可変乗算係数の変化は、ビタビ復号部4からのパスメトリック値が大きい場合には大きくし、パスメトリック値が小さい場合には小さくする。



【特許請求の範囲】

【請求項1】 自動等化部と、該自動等化部の出力を復号するビタビ復号部と、前記自動等化部の出力を仮判定する仮判定部と、該仮判定部の同定誤差により前記自動等化部の可変乗算係数を制御する制御部を有し、該制御部は前記ビタビ復号部のパスメトリック値に応じて前記可変乗算係数の制御幅を制御することを特徴とする自動等化器。

【発明の詳細な説明】**【0001】**

【産業上の利用分野】 本発明は、自動等化器、特に、トランスバーサルフィルタのように、可変乗算係数によって等化特性が与えられる自動等化器に関するものである。

【0002】

【従来の技術】 送受信間において伝送される信号の歪を軽減するために、自動等化器が用いられる。その基本的構成を図2に示す。図中、21は自動等化部、22は制御部、23は判定部、24は誤差検出部、25は入力端子、26は出力端子である。自動等化部21は、トランスバーサルフィルタなど遅延特性を有する回路や、Nビットのシフトレジスタが用いられ、制御部22からの制御信号によって可変乗算係数が制御され、等化特性が決定される。したがって、入力端子25からの受信信号は、自動等化部21で等化され、判定部23で判定される。誤差検出部24においては、判定部23の判定結果と自動等化部21の出力との差を誤差信号として検出し、それに応じて、制御部22を制御して等化特性を自動制御する。

【0003】 このような従来の自動等化器においては、誤差信号に対して可変乗算係数が直接応答するから、瞬時のエラーに対しても可変乗算係数が直ちに応答し、瞬時エラーの応答前の等化特性あるいは重みに復元するのに多くの時間を必要とするという問題があった。

【0004】 また、判定部にビタビ復号を用いるものについては、判定結果が得られたときの同定誤差（受信点と、判定した信号点との誤差）は、すでに遅延時間が経過しているものであり、可変乗算係数が時間遅れをもって制御されることになり、適切な等化特性を得ることはできない。

【0005】

【発明が解決しようとする課題】 本発明は、上述した事情に鑑みてなされたもので、誤差の状況によって可変乗算係数の変化幅を制御することによって、安定した等化特性を実現できる自動等化器を提供することを目的とするものである。

【0006】

【課題を解決するための手段】 本発明は、自動等化器において、自動等化部と、該自動等化部の出力を復号するビタビ復号部と、前記自動等化部の出力を仮判定する仮

判定部と、該仮判定部の同定誤差により前記自動等化部の可変乗算係数を制御する制御部を有し、該制御部は前記ビタビ復号部のパスメトリック値に応じて前記可変乗算係数の制御幅を制御することを特徴とするものである。

【0007】

【作用】 本発明によれば、仮判定部の同定誤差により可変乗算係数を制御するので、時間遅れが少なく、また、ビタビ復号部のパスメトリック値に応じて可変乗算係数の制御幅を制御することにより、瞬時エラーの影響を小さくでき、安定した等化特性が実現できる。

【0008】

【実施例】 図1は、本発明の自動等化器の一実施例のブロック図である。図中、1は自動等化部、2は制御部、3はビタビ復号部、4は誤差検出部、5は仮判定部、6は入力端子、7は出力端子である。自動等化部1は、上述した従来例と同様のものであり、制御部2からの制御信号によって可変乗算係数が制御され、等化特性が決定される。自動等化部1で等化された信号は、ビタビ復号部3で復号される。ビタビ復号部3では、パスメトリック値の最小値から同定した信号点を判定結果として出力端子7に出力するとともに、復号の際に演算記憶しているパスメトリック値を出力する。パスメトリック値は、最適のパスに対する誤差の過去から現在にいたる総和であり、ハミング距離やユークリッド距離の積算値で与えられる。

【0009】 仮判定部5は、自動等化部1の出力値である受信点から、至近の点を信号点として判定し、これを誤差検出部4に与える。誤差検出部4では、自動等化部1の出力信号である受信点と、仮判定部5が判定した信号点との差を誤差信号として導出する。誤差信号は、制御部2に入力され、自動等化部1の可変乗算係数を制御するが、制御幅はビタビ復号部4からのパスメトリック値によって制御される。すなわち、パスメトリック値が大きい場合には、誤差信号による可変乗算係数の変化を大きくし、パスメトリック値が小さい場合には、誤差信号による可変乗算係数の変化を小さくする。

【0010】 このように、可変乗算係数の更新の際の変化を、パスメトリック値に応じて行なうようにしたことにより、パスメトリック値が大きい場合には、収束精度が向上でき、パスメトリック値が小さい場合には、収束精度を落とすことができる。瞬時エラーが生じた場合には、それだけでパスメトリック値が大きくなることはないから、誤差信号が大きくても、小さいパスメトリック値により可変乗算係数を大きく変化させることはない。

【0011】 パスメトリック値による可変乗算係数の制御は、誤差信号にパスメトリック値を乗算するようにしてもよいし、可変乗算係数の変化量をステップ値として与え、誤差信号により決定されたステップ値を、パスメトリック値に応じて増減させるようにしてもよい。

【0012】図3は、本発明の自動等化器をファクシミリ装置に適用した実施例のブロック図である。このファクシミリ装置は、CCITT勧告V.17に則ったものである。図中、31はAGC回路、32はA/D変換部、33は帰還回路、34は復調部、35は自動等化部、36は基準信号部、37、38は制御部、39は位相補正部、40はビタビ復号部、41は仮判定部、42は等化誤差検出部、43は位相誤差検出部、44は入力端子、45は出力端子である。入力端子44には、位相変調信号が入力され、AGC回路31でゲイン調整が行なわれて、A/D変換部32でデジタル信号に変換される。帰還回路33は、デジタル信号の振幅値に基づいて、AGC回路31を制御する。復調部34は、基準信号部36からの信号を用いて、デジタル信号を、I成分とQ成分に弁別する。弁別された各出力信号は、自動等化部35により回線上で生じた信号の歪が除去される。自動等化部35で等化された信号は、ビタビ復号部40で復号されるが、ビタビ復号部40では、判定結果として信号点を出力端子45に出力するとともに、復号の際に演算記憶しているパズメトリック値を制御部37に出力する。出力端子45に出力された信号は、差分符号が復号され、デスクランブラが行なわれて、元のデータ列に戻される。

【0013】仮判定部41は、自動等化部35の出力値である受信点の至近の点を信号点として判定する。受信点と信号点との差が等化誤差検出部42で検出され、制御部37に与えられ、自動等化部35の可変乗算係数を制御する。同時に、ビタビ復号部40からのパズメトリック値によって、制御部37が制御され、パズメトリック値が大きい場合には、誤差信号による可変乗算係数の変化量を大きくし、パズメトリック値が小さい場合には、誤差信号による可変乗算係数の変化量を小さくする。

【0014】位相誤差検出部43は、自動等化部35の出力における受信点と仮判定部41による信号点との間の位相誤差を検出し、制御部38を介して位相補正部39を制御し、位相ジッターを補償する。位相誤差検出部

43の出力は、基準信号部36にも与えられ、基準信号の位相を調整する。

【0015】可変乗算係数の更新の際の変化を、制御部37において、パズメトリック値に応じて行なうようにしたが、制御部38にもビタビ復号部40からのパズメトリック値を加えて、位相補正部の補正データも、パズメトリック値に応じた補正係数を与えるようにしてもよい。瞬時エラーが生じた場合の位相補償も、より安定して行なうことができる。

【0017】なお、この実施例において説明した自動等化器を含むモデムは、1チップ上にDSPを2つ形成し、ビタビ復号部40と仮判定部41とを、第1のDSPで処理させ、その他の機能である、変調/復調、スクランブラ/デスクランブラ、自動等化等を、第2のDSPで処理させるようにすることができる。

【0018】

【発明の効果】以上の説明から明らかなように、本発明によれば、パズメトリック値が大きい場合には、可変乗算係数を大きい変化幅で変化させて収束精度を向上させ、また、パズメトリック値が小さい場合には、可変乗算係数の変化幅を小さくすることにより、自動等化器の可変乗算係数を最適に制御できるという効果がある。

【図面の簡単な説明】

【図1】本発明の自動等化器の一実施例のブロック図である。

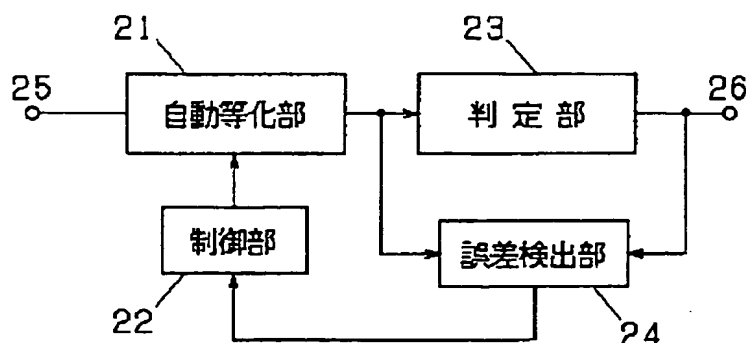
【図2】従来の自動等化器の基本的構成を示すブロック図である。

【図3】本発明の自動等化器をファクシミリ装置に適用した実施例のブロック図である。

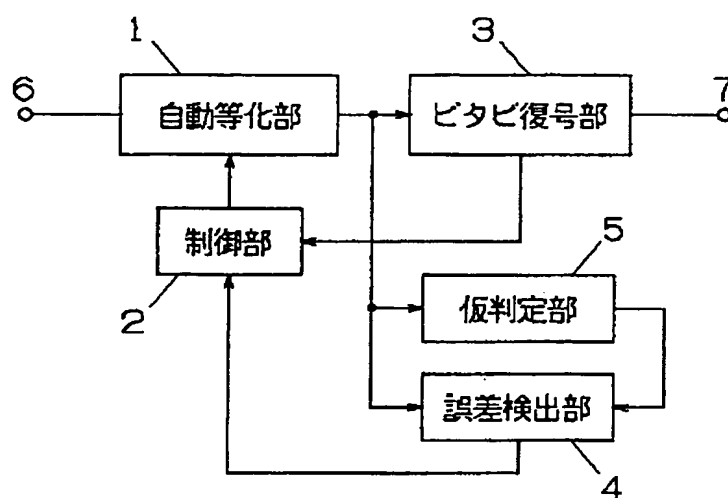
【符号の説明】

- 1 自動等化部
- 2 制御部
- 3 ビタビ復号部
- 4 誤差検出部
- 5 仮判定部

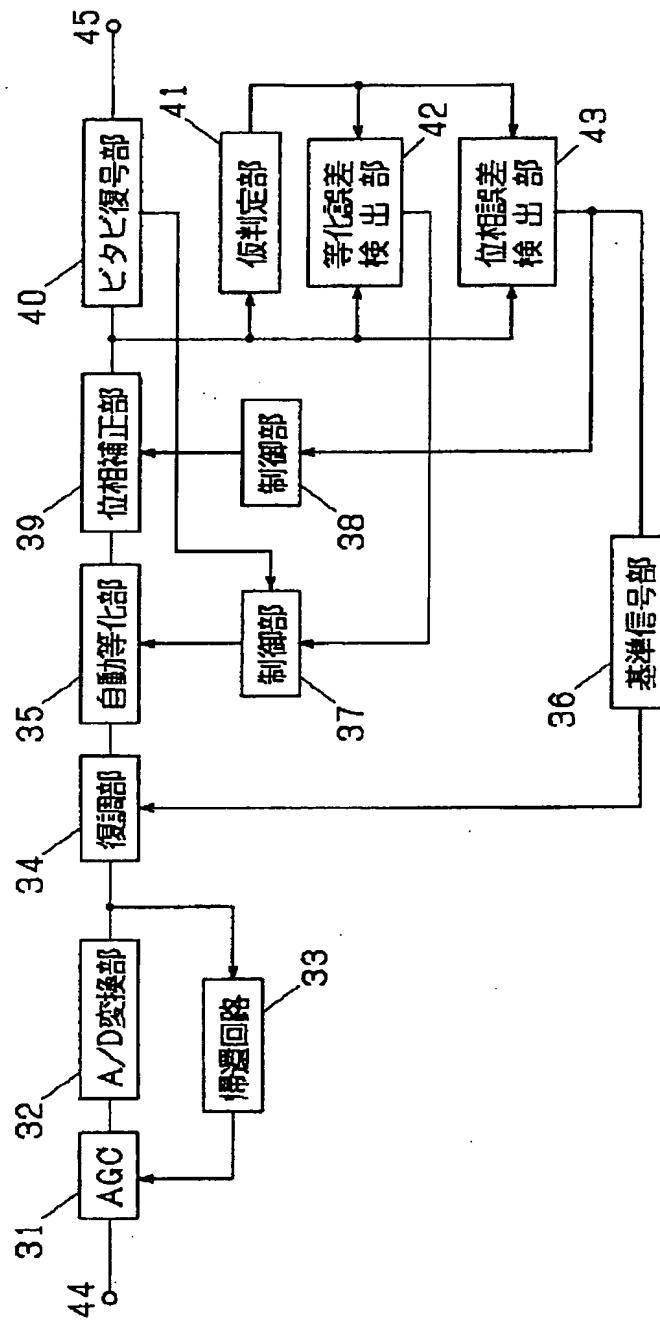
【図2】



【図1】



【図3】



**This Page is Inserted by IFW Indexing and Scanning
Operations and is not part of the Official Record**

BEST AVAILABLE IMAGES

Defective images within this document are accurate representations of the original documents submitted by the applicant.

Defects in the images include but are not limited to the items checked:

- ☐ **BLACK BORDERS**
- ☐ **IMAGE CUT OFF AT TOP, BOTTOM OR SIDES**
- ☐ **FADED TEXT OR DRAWING**
- ☒ **BLURRED OR ILLEGIBLE TEXT OR DRAWING**
- ☐ **SKEWED/SLANTED IMAGES**
- ☐ **COLOR OR BLACK AND WHITE PHOTOGRAPHS**
- ☐ **GRAY SCALE DOCUMENTS**
- ☐ **LINES OR MARKS ON ORIGINAL DOCUMENT**
- ☐ **REFERENCE(S) OR EXHIBIT(S) SUBMITTED ARE POOR QUALITY**
- ☐ **OTHER:** _____

IMAGES ARE BEST AVAILABLE COPY.

As rescanning these documents will not correct the image problems checked, please do not report these problems to the IFW Image Problem Mailbox.